

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

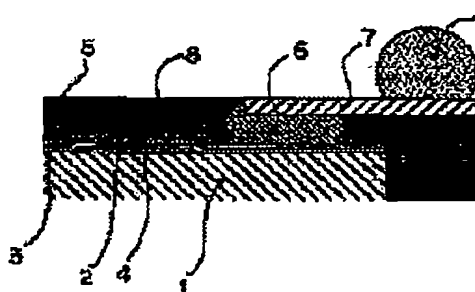
Patent number: JP8167629
Publication date: 1996-06-25
Inventor: BABA SHINJI; SHIBATA JUN; UEDA TETSUYA
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- International: H01L21/60; H01L21/56; H01L23/12; H01L23/14
- european:
Application number: JP19940310643 19941214
Priority number(s):

Also published as:

 US596942**Abstract of JP8167629**

PURPOSE: To enable formation of a fine lead pattern while keeping rigidity of a package and eliminate the need of a core substrate by transferring the lead pattern to a lower face of a sealing resin to seal a semiconductor substrate and forming external electrodes on the lower face of this pattern.

CONSTITUTION: A lead pattern 7 is transferred by a transferring substrate to a bond layer 6 and sealing resin 8 and then this substrate is removed. Formation of the pattern 7 is made on the transferring substrate and mold is made with the resin 8, thus keeping the rigidity of the substrate 1 and its periphery. Since the pattern 7 is formed on the lower faces of the resin 8 and substrate 1 by the transferring, the need of a core substrate is eliminated and the entire semiconductor device can be made thin. Since no through-holes exist, leakage problems are solved.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-167629

(43) 公開日 平成8年(1996)6月25日

(51) Int. Cl. ⁰	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1 S	7726-4E		
21/56	R			
23/12				

H 0 1 L 23/ 12

N

23/ 14

R

審査請求 未請求 請求項の数24 O L (全 19 頁) 最終頁に続く

(21) 出願番号 特願平6-310643

(22) 出願日 平成6年(1994)12月14日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 馬場 伸治

熊本県菊池郡西合志町御代志997 三菱電機株式会社熊本製作所内

(72) 発明者 柴田 潤

熊本県菊池郡西合志町御代志997 三菱電機株式会社熊本製作所内

(72) 発明者 上田 哲也

熊本県菊池郡西合志町御代志997 三菱電機株式会社熊本製作所内

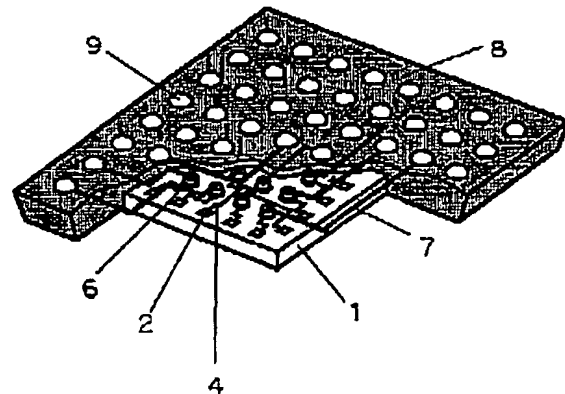
(74) 代理人 弁理士 高田 守 (外4名)

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【目的】 パッケージの剛性を保ちながら、微細なリードパターンが形成でき、コア基板を不要にして半導体装置全体を薄型化することができ、さらにコア基板の貫通スルーホールをなくすことによりリークの原因を除去して信頼性を向上させることができる、半導体装置を提供することを目的とする。

【構成】 半導体基板を封止するための封止樹脂と、この封止樹脂の下面に転写されたリードパターンと、このリードパターンの下面に形成された複数の外部電極と、から半導体装置を構成する。



(2)

特開平 8-167629

1

【特許請求の範囲】

【請求項 1】 半導体基板を封止するための封止樹脂と、この封止樹脂の下面に転写されたリードパターンと、このリードパターンの下面に形成された複数の外部電極と、を含む半導体装置。

【請求項 2】 半導体基板を封止するための封止樹脂と、この封止樹脂の下面に転写された多層の積層配線層と、この積層配線層の下面に形成された複数の外部電極と、を含む半導体装置。

【請求項 3】 半導体基板を封止するための封止樹脂と、この封止樹脂の下面に固定されたリードフレームから成るリードパターンと、このリードパターンの下面に形成された複数の外部電極と、を含む半導体装置。

【請求項 4】 請求項 1 記載の半導体装置の製造方法であって、

転写用基板にリードパターンを形成する工程と、このリードパターンを形成した転写用基板の上に半導体基板を接合する工程と、前記半導体基板を覆うように前記転写用基板の上側を樹脂封止する工程と、

前記の封止樹脂及び半導体基板に前記リードパターンを接着させたまま前記転写用基板だけを除去する工程と、から成る半導体装置の製造方法。

【請求項 5】 請求項 2 記載の半導体装置の製造方法であって、

転写用基板に多層の積層配線層を形成する工程と、この積層配線層を形成した転写用基板の上に半導体基板を接合する工程と、前記半導体基板を覆うように転写用基板の上側を樹脂封止する工程と、

前記の封止樹脂及び半導体基板に前記積層配線層を接着させたまま前記転写用基板だけを除去する工程と、から成る半導体装置の製造方法。

【請求項 6】 請求項 3 記載の半導体装置の製造方法であって、

リードフレームに半導体基板をダイボンドしてこれらを接続する工程と、

前記半導体チップを覆うように前記リードフレームの上側を樹脂で封止する工程と、

前記リードフレームの下面に複数の外部電極を形成する工程と、から成る半導体装置の製造方法。

【請求項 7】 請求項 4 又は 5 記載の半導体装置の製造方法であって、前記転写用基板は、熱硬化性樹脂層を含み、この熱硬化性樹脂層の上に前記リードパターンが形成されていることを特徴とする、半導体装置の製造方法。

【請求項 8】 請求項 7 記載の半導体装置の製造方法であって、前記熱硬化性樹脂層は、熱可塑性樹脂層を介してフレーム基板上に積層されていることを特徴とする、半導体装置の製造方法。

2

【請求項 9】 請求項 3 記載の半導体装置において、前記半導体基板と前記リードフレームから成るリードパターンとを接続するための接合層が、前記半導体基板と前記リードパターンとの間に形成されている半導体装置。

【請求項 10】 請求項 1, 2, 3 又は 9 記載の半導体装置において、前記封止樹脂とリードパターンの下面が、樹脂でコーティングされている半導体装置。

【請求項 11】 請求項 1, 2, 3 又は 9 記載の半導体装置において、前記封止樹脂とリードパターンの下面が、封止樹脂で覆われている半導体装置。

【請求項 12】 請求項 1, 2, 3, 9, 10 又は 11 記載の半導体装置において、前記半導体基板の裏面が封止樹脂から露出されている半導体装置。

【請求項 13】 請求項 12 記載の半導体装置において、前記の露出された半導体基板の裏面に、放熱フィン又は放熱板が備えられている半導体装置。

【請求項 14】 請求項 1, 2, 3, 9, 10, 11, 12 又は 13 記載の半導体装置において、前記リードパターンが封止樹脂の外部まで引き伸ばされることによりテストパッドが形成されている半導体装置。

【請求項 15】 請求項 1, 2, 3, 9, 10, 11, 12, 13 又は 14 記載の半導体装置において、前記封止樹脂の内部には、複数の半導体基板又は電子部品が埋設されている半導体装置。

【請求項 16】 請求項 1, 2, 3, 9, 10, 11, 12, 13, 14 又は 15 記載の半導体装置において、前記リードパターン上の、リードパターンと外部電極又は半導体基板との接続のための接合層が形成された接合領域以外の領域には、絶縁材料から成る保護膜が形成されている半導体装置。

【請求項 17】 請求項 1, 2, 3, 9, 10, 11, 12, 13, 14, 15 又は 16 記載の半導体装置において、前記リードパターンの、リードパターンと外部電極又は半導体基板との接続のための接合層が形成された接合領域の上に、めっき層が形成されている半導体装置。

【請求項 18】 請求項 1, 2, 3, 9, 10, 11, 12, 13, 14, 15, 16 又は 17 記載の半導体装置において、前記半導体基板上には、ボンディングパッドと外部電極又はリードパターンとを電気的に接続するための下地金属層が形成されている半導体装置。

【請求項 19】 請求項 1, 3, 9, 10, 11, 12, 13, 14, 15, 16, 17 又は 18 記載の半導体装置において、前記リードパターン上には、パッケージに剛性を持たせるための枠フレームが接着されている半導体装置。

【請求項 20】 請求項 2 記載の半導体装置において、前記多層の積層配線層上には、パッケージに剛性を持たせるための枠フレームが接着されている半導体装置。

【請求項 21】 請求項 19 記載の半導体装置の製造方

(3)

特開平8-167629

3

法であって、
転写用基板にリードパターンを形成する工程と、
このリードパターンを形成した転写用基板の上に半導体
基板を接合する工程と、
前記半導体基板を囲むように枠フレームを前記リードパ
ターン上に接着する工程と、
前記半導体基板を覆うように前記転写用基板の上側を樹
脂封止する工程と、
前記の封止樹脂及び半導体基板に前記リードパターンを
接着させたまま前記転写用基板だけを除去する工程と、
から成る半導体装置の製造方法。

【請求項22】 請求項20記載の半導体装置の製造方
法であって、

転写用基板に多層の積層配線層を形成する工程と、
この積層配線層を形成した転写用基板の上に半導体基板
を接合する工程と、
前記半導体基板を囲むように枠フレームを前記積層配線
層上に接着する工程と、
前記半導体基板を覆うように前記転写用基板の上側を樹
脂封止する工程と、
前記の封止樹脂及び半導体基板に前記積層配線層を接着
させたまま前記転写用基板だけを除去する工程と、から
成る半導体装置の製造方法。

【請求項23】 請求項4、5、6、7、8、21又は
22記載の半導体装置の製造方法において、前記転写用
基板には、外部電極パッドの下に位置にコンタクト用穴
が形成されている半導体装置の製造方法。

【請求項24】 請求項4、5、6、7、8、21又は
22記載の半導体装置の製造方法において、前記転写用
基板には、内部電極パッドと電気的に接続されたテスト
用電極パッドの下に位置にコンタクト用穴が形成されて
いる半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、薄型化が可能で且つ高
信頼性を有する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】近年、電気機械の小型化・高機能化を
実現するため、半導体装置への小型化、多ピン化が進ん
でいる。図26の(a)は小型化を実現するために提案さ
れた半導体装置を示す斜視図、また同図(b)はこの半
導体装置の外部接続用電極近傍の断面図である。図26
において、電気回路(図示せず)を形成した半導体基板
1の表面には外部接続用のアルミニウム合金等からなる
ボンディングパッド2と電気回路の保護用のSiN、
SiO等からなる絶縁膜3が形成されている。また上記
の半導体基板1上のボンディングパッド2上には密着
層と拡散防止層とを備えている。またこの半導体装置で
は、多層金属層からなる下地金属層4、外部接続のため
下地金属層4の領域のみ開口するポリシンド等からなる

4

保護膜5、外部電極との接続層6、基板(図示せず)上
に形成した電極を転写して形成した転写パンプ7、以上
の1~7をすべて覆うように封止した樹脂8、外部接続
のための外部電極9を設けている。

【0003】以上の半導体装置では、半導体基板1上に
外部電極9を形成するようにしているため、半導体基板
1に封止樹脂8の厚さのみ大きくなるだけの超小型半導
体装置が実現される。

【0004】また図27は、特開平1-179334号
公報に開示された半導体装置の製造方法を示す断面図で
ある。図27に基づいてこの製造フローを説明する。ま
ず図27(a)に示すように、銅、アルミニウム、ステ
ンレス等からなる厚さ0.1~3mm程度の転写用基板
10上に、レジスト11でパターンニングを行い、開口部
に電解メッキ等の方法で厚さ5~50μm程の銅、アル
ミニウム等のリードパターン12を形成する。次に図2
7(b)に示すように、半田、導電ペースト等の導電接
合材13を用いて、半導体基板1をリードパターン12
上に接合する。さらに、図27(c)に示すように、封
止樹脂8により全体を覆う。そして、転写用基板10を
除去することにより、図27(d)に示すような半導体
装置が完成する。さらに、リードパターン12を封止樹
脂8より外側に引き出し半導体装置を実装する回路基板
上のボンディング位置に合わせることも可能としている
(図27(e))。

【0005】また図28は、特開平5-283460号
公報に開示された半導体装置の断面図である。本半導体
装置では、絶縁性のベースフィルム14上にリードパ
ターン12を設け、半導体基板1は封止樹脂8によりベ
ースフィルム14上に封止する。リードパターン12はベ
ースフィルム14の開口部において露出させ、この露出
部分には外部接続用電極15を形成したものである。

【0006】また、従来のPGA、BGAなどのパッ
ケージにおいて、高密度配線、高電気特性(低誘電率)を
必要とする場合、ポリイミドなどの低誘電率の有機材料
を用いた薄膜多層積層基板が用いられてきた。従来の有
機材料多層積層基板を用いた半導体装置の断面図を図2
9に示す。図において31は半導体素子、32は半導体
素子31の突起電極、33はコア基板、34はコア基板
33の両面に形成された積層配線層、35は積層配線層
34の表層にある内部電極パッドであり、突起電極32
と接続されている。36は積層配線層34の内部の配
線、37はポリイミドなどの絶縁層、38はガラスエポ
キシなどのコア基板33の表層と裏層を電気的につなぐ
スルーホール、39は外部電極パッド、40は外部電極
パッド39に取り付けられた半田ボール、41は半導体
素子31を封止するモールド樹脂、42は内部電極パッ
ド35が露出するように表層の配線を覆うソルダーレジ
ストである。

【0007】次にこの従来例の動作について説明する。

(4)

特開平8-167629

5

半導体素子31と外部との信号入力及び電源の供給は、半導体装置が実装された実装基板のランドから半田ボール40を介して外部電極パッド39に伝わり、コア基板33の裏面の積層配線層34の配線36に伝わり、コア基板33の貫通スルーホール38を通じてコア基板33の表面の積層配線層34の配線36に伝えられる。さらに配線36から内部電極パッド35に伝わり突起電極32を通じて半導体素子31に伝えられる。半導体素子31からの出力はこれとは逆の経路をたどり外部回路に伝えられる。

【0008】また図30は、従来の半導体装置を示す断面図で、61は半導体基板、62は配線、63半導体基板61と配線62を接続する金属細線、64はコア基板、65はコア基板64に形成された貫通スルーホール、66はコア基板64の下面に外部電極ランド67を介して形成された半田ボール、68はモールド樹脂である。

【0009】

【発明が解決しようとする課題】図26に示す従来例も、図27と同じく、外部電極を形成する部分が半導体基板1の下面しかできず電極を多数設けられないなどの問題がある。

【0010】また図27に示す従来例では、転写用基板10の上にリードパターン12を形成し、このリードパターン12と半導体基板1とを接合させ、リードパターン12を半導体基板1に転写させ、半導体基板1を覆うように樹脂で封止しているが、この例では、外部電極を形成する部分が半導体基板1の下面しかないので、外部電極を多数設けることができないなどの問題がある。

【0011】また図28に示す従来例では、ベースフィルム14上にリードパターン12を設けているので、ベースフィルム14の厚さなどのために半導体装置全体の薄型化が妨げられるなどの問題がある。

【0012】また図29に示す従来の有機材料多層積層基板を用いたパッケージでは、コア基板の両面または片面に積層配線層が形成された基板のうえに半導体素子が実装され樹脂でオーバーコートされた面とその反対面に外部電極パッドを備えた構造を持っている。半導体素子からの信号はコア基板の貫通スルーホールを通じて外部電極に伝えられている。このような構造では、貫通スルーホールの真上は平坦ではないので貫通スルーホールの真上に配線を形成することが難しく、形成しても配線の断線や細りなどの不良が発生する。このため、通常は、配線は貫通スルーホールの真上を避けて形成されている。そのため、配線密度が低下してしまいパッケージの小型化ができないという問題がある。

【0013】また図29の例で、コア基板であるガラスエポキシなどの有機材料基板は、強度をもたせるためにガラス繊維布に樹脂を含浸させた構造となっていて、ガラス繊維と樹脂の界面を伝って、配線材であるCuのマ

6

イグレーションが起こり貫通スルーホール内でリークの原因になりやすい。これらのため、基板の下面に外部電極を設ける代わりに外周部のみから外部リードを設けたQFPタイプのパッケージが一般的であった。これを回避する対策としては、コア基板に貫通スルーホールを必要としないセラミック基板を使用することが考えられる。しかしセラミック基板では、一般に電子機器に使われているガラエポなどプラスチック実装基板と熱膨張率が合わず外部電極の半田ボールに応力がかかり実装の信頼性が低下するという問題がある。

【0014】また、特開平3-250649号、特開平5-226509号などの配線済み有機材料フィルムを複数積層する積層基板の製造方法によれば、コア基板を使用しない積層基板が得られるが、コア基板がなく剛性が弱いため、基板の剛性が必要なワイヤーボンディング工程や基板の平坦性が必要なフィリップチップボンディングなどのパッケージ製造工程上で不良が発生し易く、また有機材料フィルムは寸法安定性が低いため内部電極パッドのビッチずれを起こす恐れがあるなどの問題がある。また、特開平3-250649号、特開平5-226509号などの製造方法では、各層のフィルムは機械的強度を持たせるためのガラス繊維布、カーボン繊維布などの構造材を含んでいないので変形しやすく少なくとも数十μm程度以上の厚みを持たせる必要があり、薄型の基板が得られない、などの問題がある。

【0015】また図30に示す従来例では、パッケージの剛性を保つ必要や配線62の形成時の必要などからコア基板64が設けられており、このコア基板64の厚さだけパッケージが厚くなり薄型化できないという問題がある。また、配線62と外部電極との接続のため、コア基板64に貫通スルーホール65を形成しているが、この貫通スルーホール65の間でリークの問題が生じて信頼性が損なわれる可能性があるなどの問題がある。

【0016】本発明はこのような従来技術の問題点に着目してなされたもので、特に、パッケージの剛性を保ちながら、微細なリードパターンが形成でき、コア基板を不要にして半導体装置全体を薄型化することができ、さらにコア基板の貫通スルーホールをなくすことによりリークの原因を除去して信頼性を向上させることができ、半導体装置を提供することを目的とする。

【0017】

【課題を解決するための手段】本発明による半導体装置は、半導体基板を封止するための封止樹脂と、この封止樹脂の下面に転写されたリードパターンと、このリードパターンの下面に形成された複数の外部電極と、を含んでいる。

【0018】また本発明による半導体装置では、半導体基板を封止するための封止樹脂と、この封止樹脂の下面に転写された多層の積層配線層と、この積層配線層の下面に形成された複数の外部電極と、を含んでいる。

(5)

特開平8-167629

7

【0019】また本発明による半導体装置では、半導体基板を封止するための封止樹脂と、この封止樹脂の下面に固定されたリードフレームから成るリードパターンと、このリードパターンの下面に形成された複数の外部電極と、を含んでいる。

【0020】また本発明の半導体装置の製造方法は、転写用基板上にリードパターンを形成する工程と、このリードパターンを形成した転写用基板の上に半導体基板を接合する工程と、前記半導体基板を覆うように前記転写用基板の上側を樹脂封止する工程と、前記の封止樹脂及び半導体基板に前記リードパターンを接着させたまま前記転写用基板だけを除去する工程と、から成ることを特徴としている。

【0021】また本発明による半導体装置の製造方法は、転写用基板上に多層の積層配線層を形成する工程と、この積層配線層を形成した転写用基板の上に半導体基板を接合する工程と、前記半導体基板を覆うように前記転写用基板の上側を樹脂封止する工程と、前記の封止樹脂及び半導体基板に前記積層配線層を接着させたまま前記転写用基板だけを除去する工程と、から成ることを特徴としている。

【0022】また本発明による半導体装置の製造方法は、リードフレームに半導体基板をダイボンドしてこれらを接続する工程と、前記半導体チップを覆うように前記リードフレームの上側を樹脂で封止する工程と、前記リードフレームの下面に複数の外部電極を形成する工程と、から成ることを特徴としている。

【0023】また本発明の半導体装置の製造方法では、前記転写用基板は、熱硬化性樹脂層を含み、この熱硬化性樹脂層の上に前記リードパターンが形成されていること

【0024】また本発明の半導体装置の製造方法では、前記熱硬化性樹脂層は、熱可塑性樹脂層を介してフレーム基板上に積層されていることが望ましい。

【0025】また本発明の半導体装置においては、前記半導体基板と前記リードフレームから成るリードパターンとを接続するための接合層が、前記半導体基板と前記リードパターンとの間に形成されていることが望ましい。

【0026】また本発明の半導体装置においては、リードパターンの下面が、樹脂でコーティングされていることが望ましい。

【0027】また本発明の半導体装置においては、リードパターンの下面が、封止樹脂で覆われていることが望ましい。

【0028】また本発明の半導体装置においては、前記半導体基板の裏面が封止樹脂から露出されていることが望ましい。

【0029】また本発明の半導体装置においては、前記の露出された半導体基板の裏面に、放熱フィン又は放熱

8

板が備えられていることが望ましい。

【0030】また本発明の半導体装置においては、前記リードパターンが封止樹脂の外部まで引き伸ばされることによりテストパッドが形成されていることが望ましい。

【0031】また本発明の半導体装置においては、前記封止樹脂の内部には、複数の半導体基板又は電子部品が埋設されていることが望ましい。

【0032】また本発明の半導体装置においては、前記リードパターン上の、リードパターンと外部電極又は半導体基板との接続のための接合層が形成された接合領域以外の領域には、絶縁材料から成る保護膜が形成されていることが望ましい。

【0033】また本発明の半導体装置においては、前記リードパターンの、リードパターンと外部電極又は半導体基板との接続のための接合層が形成された接合領域の上に、めっき層が形成されていることが望ましい。

【0034】また本発明の半導体装置においては、前記半導体基板上には、ボンディングパッドと外部電極又はリードパターンとを電気的に接続するための下地金属層が形成されていることが望ましい。

【0035】また本発明の半導体装置において、前記リードパターン上には、パッケージに剛性を持たせるための枠フレームが接着されていることが望ましい。

【0036】また本発明の半導体装置において、前記多層の積層配線層上には、パッケージに剛性を持たせるための枠フレームが接着されていることが望ましい。

【0037】また本発明の半導体装置の製造方法においては、転写用基板上にリードパターンを形成する工程と、このリードパターンを形成した転写用基板の上に半導体基板を接合する工程と、前記半導体基板を囲むように枠フレームを前記リードパターン上に接着する工程と、前記半導体基板を樹脂封止する工程と、これらの封止樹脂及び半導体基板に前記リードパターンを接着させたまま前記転写用基板だけを除去する工程と、から成ることが望ましい。

【0038】また本発明の半導体装置の製造方法では、転写用基板上に多層の積層配線層を形成する工程と、この積層配線層を形成した転写用基板の上に半導体基板を接合する工程と、前記半導体基板を囲むように枠フレームを前記積層配線層上に接着する工程と、前記半導体基板を樹脂封止する工程と、これらの封止樹脂及び半導体基板に前記積層配線層を接着させたまま前記転写用基板だけを除去する工程と、から成ることが望ましい。

【0039】さらに本発明の半導体装置の製造方法においては、前記転写用基板には、外部電極パッドの下位置にコンタクト用穴が形成されていることが望ましい。

【0040】さらに本発明の半導体装置の製造方法においては、前記転写用基板には、内部電極パッドと電気的に接続されたテスト用電極パッドの下位置にコンタク

9

ト用穴が形成されていることが望ましい。

【0041】

【作用】本発明による半導体装置では、封止樹脂の下面にリードパターンを転写しているので、コア基板が不要になり、半導体装置全体の薄型化が実現できると共に、貫通スルーホールがないためにリークの問題がなくなり信頼性が向上されるようになる。またリードパターンの下面に複数の外部電極と形成しているので、多ピン化が可能になる。

【0042】また本発明による半導体装置では、封止樹脂の下面に積層配線層を転写しているので、コア基板が不要になり、半導体装置全体の薄型化が実現できると共に、貫通スルーホールがないためにリークの問題がなくなり信頼性が向上されるようになる。また積層配線層の下面に複数の外部電極と形成しているので、多ピン化が可能になる。

【0043】また本発明による半導体装置では、封止樹脂の下面に固定されたリードフレームをそのままリードパターンとして利用しているので、製造方法が容易になり低コスト化が可能になると共に、半導体装置の薄型化と信頼性の向上が可能になる。

【0044】また本発明の半導体装置の製造方法では、転写用基板にリードパターンを形成し、この転写用基板の上側を半導体基板を含めて樹脂封止し、転写用基板を除去するようにしているので、前記封止樹脂の下面にリードパターンが形成され、このリードパターンの下面に外部電極を多数形成することができるようになる。したがって、多ピン化を可能にしながら、半導体装置の薄型化と信頼性向上を図ることができるようになる。

【0045】また本発明の半導体装置の製造方法では、転写用基板に積層配線層を形成し、この転写用基板の上側を半導体基板を含めて樹脂封止し、転写用基板を除去するようにしているので、前記封止樹脂の下面に積層配線層が形成され、この積層配線層の下面に外部電極を多数形成することができるようになる。したがって、多ピン化を可能にしながら、半導体装置の薄型化と信頼性向上を図ることができるようになる。

【0046】また本発明による半導体装置の製造方法では、半導体チップを覆うようにリードフレームの上側を樹脂で封止し、このリードフレームの下面に複数の外部電極を形成するようにしているので、半導体装置の製造方法を従来と大きく変更することなく低コストで、薄型で高信頼性の半導体装置を製造することができるようになる。

【0047】また本発明の半導体装置の製造方法では、前記転写用基板の熱硬化性樹脂層の上に前記リードパターンを形成しているので、リードパターンの転写性が向上されるようになる。

【0048】また本発明の半導体装置の製造方法では、前記熱硬化性樹脂層とフレーム基板との間に熱可塑性樹

(6)

特開平8-167629

10

脂層を介在させているので、熱硬化性樹脂層とフレーム基板が剥離してしまうことがなくなり、リードパターンの転写性がより向上されるようになる。

【0049】また本発明の半導体装置においては、前記半導体基板と前記リードフレームから成るリードパターンとを接続するための接合層を、前記半導体基板と前記リードパターンとの間に形成することにより、ワイヤボンディングが不可能な場合でも、リードフレームをリードパターンとして使用できるようになる。

10 【0050】また本発明の半導体装置においては、前記封止樹脂とリードパターンの下面を樹脂でコーティングするようにすることにより、外部電極の位置を制御できると共に外部電極の半田流れを防ぐことができ、またこの樹脂コーティングによりリードパターンが保護されるようになる。

【0051】また本発明の半導体装置においては、前記封止樹脂とリードパターンの下面を封止樹脂で覆うことにより、外部電極の位置を制御できると共に外部電極の半田流れを防ぐことができ、またこの封止樹脂によりリードパターンが保護されるようになる。

20 【0052】また本発明の半導体装置においては、前記半導体基板の裏面を封止樹脂から露出することにより、半導体装置の放熱性が向上させられるようになる。

【0053】また本発明の半導体装置においては、前記の露出された半導体基板の裏面に放熱フィン又は放熱板を備えることにより、半導体装置の放熱性が向上させられるようになる。

30 【0054】また本発明の半導体装置においては、前記リードパターンを封止樹脂の外部まで引き伸ばしてテストパッドを形成することにより、樹脂封止前のテスト・パインが可能になる。

【0055】また本発明の半導体装置においては、前記封止樹脂の内部に、複数の半導体基板又は電子部品を埋設させるようにすることにより、半導体装置のより一層の高密度実装が可能になる。

40 【0056】また本発明の半導体装置においては、前記リードパターン上の、リードパターンと外部電極又は半導体基板との接続のための接合層が形成された接合領域以外の領域に、絶縁材料から成る保護膜を形成することにより、接合層の半田流れを防止すると共に接合層の形状や高さを制御することができるようになる。

【0057】また本発明の半導体装置においては、前記リードパターンの、リードパターンと外部電極又は半導体基板との接続のための接合層が形成された接合領域の上に、めっき層を形成するようにすることにより、接合層の半田流れを防止すると共に接合層の形状や高さを制御することができるようになる。

50 【0058】また本発明の半導体装置においては、前記半導体基板上に、ボンディングパッドと外部電極又はリ

(7)

特開平8-167629

11

ードパターンとを電気的に接続するための下地金属層を形成することにより、ボンディングパッドのサイズを小さくすることができるようになり、半導体装置のより一層の小型化が可能になる。

【0059】また本発明の半導体装置において、前記リードパターン上に、パッケージに剛性を持たせるための枠フレームを接着させることにより、パッケージの剛性を高められるようになる。また、枠フレームを、パッケージが搭載される実装基板の熱膨張率に近い熱膨張率の材質で構成することにより、実装信頼性を高められるようになる。

【0060】また本発明の半導体装置において、前記多層の積層配線層上に、パッケージに剛性を持たせるための枠フレームを接着させることにより、パッケージの剛性を高められるようになる。また、枠フレームを、パッケージが搭載される実装基板の熱膨張率に近い熱膨張率の材質で構成することにより、実装信頼性を高められるようになる。

【0061】また本発明の半導体装置の製造方法においては、リードパターンと半導体基板を接合した後に、前記半導体基板を囲むように枠フレームを前記リードパターン上に接着するようにしているので、この枠フレームによりパッケージの剛性が高められるようになる。また、枠フレームを、パッケージが搭載される実装基板の熱膨張率に近い熱膨張率の材質で構成することにより、実装信頼性を高められるようになる。

【0062】また本発明の半導体装置の製造方法においては、積層配線層と半導体基板を接合した後に、前記半導体基板を囲むように枠フレームを前記積層配線層上に接着するようにしているので、この枠フレームによりパッケージの剛性が高められるようになる。また、枠フレームを、パッケージが搭載される実装基板の熱膨張率に近い熱膨張率の材質で構成することにより、実装信頼性を高められるようになる。

【0063】さらに本発明の半導体装置の製造方法において、前記転写用基板の外部電極パッドの下に位置に、コンタクト用穴を形成することにより、外部電極パッドと外部電極パッドとの配線のテストが容易にできるようになる。

【0064】さらに本発明の半導体装置の製造方法においては、前記転写用基板の内部電極パッドと電気的に接続されたテスト用電極パッドの下に位置に、コンタクト用穴を形成することにより、テスト用電極パッドと内部電極パッドとの配線のテストが容易にできるようになる。

【0065】

【実施例】

実施例1. 図1は、実施例1の半導体装置の概略を示す斜視図、図2は図1の電気的接続部分を模式的に拡大した断面図、図3は実施例1の半導体装置の製造フローの

12

概略をしめす断面図である。

【0066】図1及び図2において、1は半導体基板、2は外部接続用のアルミニウム合金等からなるボンディングパッド、3は電気回路保護用のSiN、SiO等からなる絶縁膜、4は前記ボンディングパッド2上に形成され密着層と拡散防止層とを備える多層金属層からなる下地動続層、5は外部接続のため下地金属層4の領域のみ開口しているポリイミド等からなる保護膜、6は外部電極との接合層、7は転写用基板10（図3参照）上に形成した電極を転写して形成したリードパターン、8は以上の1から7までをすべて覆うように封止した樹脂、9は外部接続のための外部電極である。この実施例1では、下地金属層4により、ボンディングパッド2と接合層6との電気的接続を行っている。また実施例1では、接合層6の形成部分以外を保護膜5で覆い保護膜5の開口部に接合層6を形成している。また接合層6は次に説明する転写用フレーム上に形成することも可能である。

【0067】次にこの実施例1の製造工程を図3を用いて説明する。この実施例1の製造工程では、まず図3(a)に示すように、転写用基板10を用意し、この上にリードパターン7を形成する。ここで、この転写用基板10の構成は、次のようなものである。すなわち、図4の断面模式図に示すように、この転写用基板10では、まず銅、ステンレス等からなりハンドリングが容易な例えば50μm程度の厚さの金属基板16上に、熱可塑性樹脂層17が形成され、さらにその上に熱硬化性樹脂層18が形成され、この熱硬化性樹脂層18の上にリードパターン7が形成されている。このリードパターン7を形成するには、前記熱硬化性樹脂層18の上に、銅、アルミニウム等の導電層（図示せず）を形成し、次にこの導電層上にレジスト（図示せず）を用いてパターンニングを行い、エッチング法等によりリードパターン7を形成する。次に前述したように、接合層6を半導体基板1側か転写用基板10側のどちらかにボールセット法、スクリーン印刷法、蒸着法、又はめっき法等により形成する。この接合層6を介して、半導体基板1を転写用基板10にフェイスダウンボンディングする。ボンディング後の断面図は図3(a)に示すとおりである。

【0068】次に図3(b)で示すように転写用基板10の上側の全体を封止樹脂8により覆い、図3(c)で示すように転写用基板10をピーリングにより除去する。さらに図3(d)で示すように外部接続用電極9をボールセット法等により形成する。以上により、図1～図3で示す半導体装置が完成する。

【0069】この実施例1の半導体装置では次のようなメリットが得られる。まず、転写用基板10によりリードパターン7を接合層6及び封止樹脂8に転写し、その後この転写用基板10を除去するようにしている。すなわち、リードパターン7の形成は転写用基板10上で行

(8)

特開平8-167629

13

い、封止樹脂8でモールドすることにより半導体基板1及びその周辺の剛性を保たせ、リードパターン7は転写により半導体基板1及び封止樹脂8の下面に形成させるようにしているので、従来の半導体装置において存在していたコア基板をなくすることができ、半導体装置全体を薄型化できるようになる。また同様に、コア基板をなくすことにより、従来のように外部電極とリードパターンとを電気的に接続するためにコア基板に形成していたスルーホールをもなくすることができるので、従来のように隣り合うスルーホール間の信号等のリークの問題が回避されると共に、スルーホール上に配線ができないために高密度配線が妨げられるという問題も回避されるようになる。

【0070】また実施例1では、図4で示すように、転写用基板10の中に熱硬化性樹脂層18を含み、この熱硬化性樹脂層18の上にリードパターン7を形成するようにしているので、リードパターン7の転写の際に加熱されてもリードパターン7の熱硬化性樹脂層18に対する接着力はほとんど変化せず一定に保たれるので、加熱等によりリードパターン7が転写用基板10側に接着したまま転写用基板10と一緒に除去されてしまう等の転写不良が生じることを防ぐことができる。また、実施例1では、リードパターン7が形成される熱硬化性樹脂層18と金属基板16との間に、熱可塑性樹脂層17を介在させ、この熱可塑性樹脂層17により熱硬化性樹脂層18と金属基板16とを十分に接着するようにしているので、図3(c)で示す転写用基板10を引き剥がす際に、リードパターン7と熱硬化性樹脂層18とが接着したまま金属基板16だけが除去されることが防止されるようになる。

【0071】また実施例1では、熱膨張差が少なくハンドリング強度も十分で且つ安価な金属基板16上にリードパターン7を形成するようにしているため、100 μ m以下のパターン幅の形成が可能となり、数100ピン以上の多ピン半導体装置が安価に実現できるようになる。また、リードパターン7により半導体基板1以外の領域に外部電極9を形成することが可能となり、さらにこの外部電極9を突起状に形成することにより、半導体装置の下面又は上面に外部電極9をアレイ状に形成して外部電極9同士のピッチを大きくすることができるので、半導体装置の回路基板への実装も容易となる。

【0072】実施例2. 次に図5は本発明の実施例2による半導体装置の断面図、図6は図5の半導体装置を下面から見た平面図を示している。この実施例2は、実施例1におけるリードパターン7の代わりに、半導体装置で一般に用いられているリードフレームを使用したものである。すなわち、図5及び図6において、1は半導体基板、7aはリードフレームのダイパッド部、7bはリードフレームから成るリードパターン、7cは前記ダイパッド部7aを保持するためのリードフレームのダイパ

14

ット吊りリード、8は封止樹脂、9は外部電極である。

【0073】次に、この実施例2の製造方法を図5を参照して説明する。この実施例2の製造方法では、一般的な半導体装置と同様に、リードフレームのダイパッド部7aに半導体基板1をダイボンドする。次に半導体基板1上のボンディングパッド(図示せず)とリードパターン7bを金属細線19を用いてワイヤボンディングする。リードパターン7bにより、金属細線19から外部電極9までの電気的配線の引き通しを形成する。次にリードパターン7b上を封止樹脂8により覆いモールドする。次にリードパターン7bの下面にボール状の外部電極9を形成して、この実施例2の半導体装置を完成する。

【0074】この実施例2では、リードフレームから成るリードパターン7b上を封止樹脂8でモールドすることにより半導体装置全体の剛性を保たせているので、従来の半導体装置におけるようなコア基板が不要になり、半導体装置全体の薄型化が可能になる。また同様に、コア基板をなくすことにより、従来のように外部電極とリードパターンとを電気的に接続するためにコア基板に形成していたスルーホールをなくすることができるので、従来のように隣り合うスルーホール間の信号等のリークの問題が回避されると共に、スルーホール上に配線ができないために高密度配線が妨げられるという問題も回避されるようになる。なおこの実施例2では、リードフレームを引き廻し配線に用いているため、リードパターン7bの幅は100 μ m程度までが限界であり、100ピン以下のレベルの半導体装置のみに運用が可能となる。この実施例2では、大部分が一般的な半導体装置の製造技術のみで製造できるので、半導体装置を安価に実現することが可能となる。

【0075】実施例3. 次に実施例2の一応用例としての実施例3を図7に示す。実施例2では半導体基板1とリードパターン7との接続を金属細線19により行っていたが、この実施例3では、接続層6を半導体基板1又はリードパターン7上に形成し、半導体基板1とリードフレームからなるリードパターン7の接続をこの接続層6を用いてフェイスダウンボンディングすることにより行っている。この実施例3によれば、接続層6を半導体基板1上にアレイ状に形成することが可能である。したがって、半導体基板1が小さいために実施例2におけるボンディングパッドが形成不可能な場合でも十分適応可能となる。

【0076】実施例4. 次に実施例1～3の一応用例としての実施例4を図8を参照して説明する。図8では実施例1の応用例を示しているが、実施例2及び3についても適応可能である。この実施例4においては、外部電極9の形成部分以外の半導体装置下面を樹脂20でコーティングしたものである。樹脂20はソルダーレジスト等を使用してスクリーン印刷等の方法で形成することが

(9)

特開平8-167629

15

可能であり、これにより外部電極9の位置及び半田流れの制御とリードパターン7の保護が可能となり、半導体装置の信頼性向上が図れるようになる。

【0077】実施例5. 次に実施例1〜3の一応用例を図9に示す。本実施例は実施例4と同等の目的及び効果を得るもので、外部電極9を形成する前に、リードパターン7の下面で外部電極9の接合領域以外の部分を封止樹脂8bで覆ったものである。

【0078】実施例6. 実施例1及び3の一応用例を図10に示す。本実施例は、半導体基板1の裏面を封止樹脂8から露出させたものであり、樹脂コート20の有無には関係なく応用できる。これにより、半導体基板1で発生する熱に対する放熱性を向上させることができる。さらに、半導体基板1の露出面に放熱フィン（図示せず）を備えることにより、より一層の放熱性の向上を図ることができる。

【0079】実施例7. 実施例1〜3の一応用例を図11に示す。図11は転写用基板10を除去する前の断面図である。本実施例では、リードパターン7bを封止樹脂8の外側まで引き伸ばすことにより、テストパッド7aを形成したものである。これにより、外部電極9を形成する前に又は封止樹脂8により封止する前に、テスト・バーインが可能となり、リペアも可能となる。

【0080】実施例8. 実施例1〜3の一応用例を図12に示す。本実施例においては、封止樹脂8の内部に複数の半導体基板1a、1b及び電子部品（図示せず）等を備えており、これらが接合層6によりリードパターン7に接合されている。本実施例によれば、高密度に実装した半導体装置が得られるようになる。

【0081】実施例9. 実施例3の一応用例を図13に示す。図13は、半導体装置の接合層6近傍の断面拡大図である。本実施例では、転写用基板10上に形成したリードパターン7上において、接合層6との接合領域以外をソルダーレジスト又はポリイミド等の絶縁材料から成る保護膜21により覆ったものである。本実施例によれば、接合層6のリードパターン7への拡散を防止し、接合層6の高さ及び形状を制御でき、信頼性の高い半導体装置が得られるようになる。

【0082】実施例10. 実施例1〜3の一応用例を図14に示す。図14は図13と同様の断面拡大図である。本実施例では、リードパターン7上の接合層6との接合領域のみに銀等のめっき層22を形成し、めっき層22のみが接合層6と接合するようにしたものである。したがって、本実施例によれば実施例9と同様の効果を得ることができる。

【0083】実施例11. 実施例1〜3の一応用例を図15に示す。図15は保護膜5まで形成した半導体装置（製造途中）のボンディングパッド2近傍の拡大断面図である。本実施例では、一般的な半導体基板1上に形成したボンディングパッド2と外部電極およびリードパ

16

ーン間との電気的接続を、Ti/Ni/Au、TiN/Ni/Au、Ti/Pd、Ti/Cu/Au等からなる多層金属層である下地金属層4による配線で行ったものである。この下地金属層4は、ボンディングパッド2を形成するアルミニウム合金等の拡散を防止し、接合層6の接合とその拡散を防止するものである。

【0084】本実施例によれば、ボンディングパッド2の大きさは、一般的な100μm角程度から50μm角以下程度の大きさで十分であり、半導体基板1上の配置も自由となるので、半導体装置の設計が容易になり、且つ半導体基板1の縮小が可能となる。また下地金属層4の露出部を50μm角以上の大きさにでき、接合層の形成が容易になり且つ接合層の位置を標準化することも可能となる。さらに上記露出部を用いてウェハテストを行うことも可能となる。

【0085】実施例12. 次にこの発明の実施例12を説明する。図16は本実施例を示す断面図である。図において、31は半導体素子、32は半導体素子31の突起電極、34は積層配線層、35は積層配線層34の表層にある内部電極パッドであり、突起電極32と接続されている。36は積層配線層34の内部の配線、37は積層配線層34の絶縁層、39は外部電極パッド、40は外部電極パッド39に取り付けられた半田ボール、41は半導体素子31を封止すると共にパッケージ本体に機械的強度を付加するモールド樹脂、42は内部電極パッド35が露出するように表層の配線を覆うソルダーレジストである。

【0086】次にこの実施例12の動作について説明する。半導体素子31と外部回路との信号入力及び電源の供給は、半導体装置が実装された実装基板のランドから半田ボール40に伝わり積層配線層34の外部電極パッド39に伝わり、外部電極パッド39から配線36を通じて内部電極パッド35に伝わり、突起電極32を通じて半導体素子31に伝えられる。半導体素子31からの出力はこれとは逆の経路をたどり外部回路に伝えられる。

【0087】この積層配線層34は外部電極パッド39の配線層から絶縁層37と配線層36を交互に積み上げて構成しており、各配線層36間の接続は、絶縁層37にビアホールを形成し、下層の配線層36の上に蒸着、スパッタ、メッキなどにより上層の配線層を積み上げることでコンタクトをとる。配線の材料としては、Cu、Alなどである。絶縁層37の材料としてはポリイミドやエポキシなどで、特に電気特性が必要な場合はポリイミドのような低誘電率の材料を用いる。絶縁層37にはガラス繊維布のような強化繊維は含まない。このような構成をとることにより、配線層36及び絶縁層37の厚みを数十〜数百μmにすることができ、パッケージを薄型にできる。また貫通スルーホールを有さず、ガラス繊維布を含まないので、耐湿性、耐リーク性が向上す

(10)

特開平8-167629

17

る。また配線層36中に電源プレーン及びGNDプレーンを設けることにより、電気特性を向上させることが出来る。

【0088】実施例13. 次にこの発明の実施例13を説明する。図17は本実施例による半導体装置を示す断面図である。図において31、32、34、35、36、37、40、42は、実施例12と同様のものである。また図17において、41は半導体素子31を封止すると共にパッケージ本体に機械的強度を付加するモールド樹脂であり、半導体素子31の裏面が露出するように形成してある。

【0089】次にこの実施例の動作について説明する。電気的には実施例12と同様の動作を行う。本実施例では、半導体素子31の裏面がモールド外部に露出しているので、回路動作による熱が放散し易く、放熱フィンを取り付ける場合でもチップに直に放熱フィンを接触させることができるのでより効果的である。

【0090】実施例14. 次にこの発明の実施例13を説明する。図18は本実施例による半導体装置を示す断面図である。図において31、32、34、35、36、37、39、40、42は、実施例12と同様のものである。また図18において、51は放熱板、52は放熱板51を半導体素子31裏面に接着する接着材であり、モールド樹脂41は放熱板51が外部に露出するように形成されている。

【0091】次にこの実施例の動作について説明する。電気的には実施例12と同様の動作を行う。本実施例では、半導体素子31裏面に接着された放熱板51の裏面がモールド外部に露出しているので、特に放熱フィンを取り付けなくても高い放熱性を奏することができ、また放熱フィンを取り付ければより一層放熱効果を高めることができる。

【0092】実施例15. 次にこの発明の実施例15を説明する。図19は本実施例による半導体装置の製造工程を示す断面図である。図において31、32、34、35、36、37、39、40、42は、実施例12における同様のものである。また図19において、45はパッケージ本体に機械的強度を付加する枠フレーム、46は枠フレーム15を積層配線層34に接着する接着材、47は半導体素子31を封止し保護するモールド樹脂である。

【0093】次にこの実施例の動作について説明する。電気的には実施例12と同様の動作を行う。本実施例では、実施例12におけるモールド樹脂41の代わりに枠フレーム45によりパッケージに剛性を持たせているので、枠フレーム45を、本実施例の半導体装置が搭載される実装基板の熱膨張率と近い材料で構成すれば、半田ボール40に熱応力がかからないため高い信頼性の接続が得られる。

【0094】本実施例においても実施例13及び実施例

18

14と同様に半導体素子31の裏面をモールド樹脂47の外に露出したり、放熱板を内蔵させることにより、高い放熱性を得ることができる。なお、前記のパッケージの剛性を高めるための枠フレーム45は、実施例1のような多層の積層配線層でないリードパターン7を有する半導体装置にも適用することができることはもちろんである。

【0095】実施例16. 次にこの発明の実施例16を説明する。図20は本実施例による半導体装置を示す断面図である。図において31、32、34、35、36、37、39、40、41、42は、実施例12における同様のものである。また図20において、53は抵抗やコンデンサなどのチップ部品である。

【0096】次にこの実施例の動作について説明する。電気的には実施例12と同様に半導体素子31と外部回路を積層配線層34により接続すると共に、複数個搭載された半導体素子31やチップ部品間を接続する回路配線が積層配線層34に形成されている。このように、本実施例では複数の半導体素子31やチップ部品を一つのパッケージングしているため、半導体素子31の一つ一つをパッケージングする場合に比べて、より高密度で高機能の半導体装置を得ることができ、電子機器の小型化が実現できるようになる。

【0097】実施例17. 次にこの発明の実施例17を説明する。図21(a)(b)(c)(d)は半導体装置の製造工程を示す断面図である。図21において、31は半導体素子、32は半導体素子31の突起電極、34は積層配線層、35は積層配線層34の表層にある内部電極パッドであり、前記突起電極32と接続されている。36は積層配線層34の内部の配線、37は積層配線層34の絶縁層、39は外部電極パッド、40は外部電極パッド39に取り付けられた半田ボール、41は半導体素子31を封止すると共にパッケージ本体に機械的強度を付加するモールド樹脂、42は内部電極パッド35が露出するように表層の配線を覆うソルダーレジスト、43はCu、Snなどのコアフレーム、44は積層配線層34とコアフレーム43とを仮接着しておくための樹脂層である。

【0098】次に、この実施例の動作について説明する。まず図21(a)に基づいて、コアフレーム43上に積層配線層34を形成する工程について説明する。コアフレーム43上に熱可塑性または熱硬化性の樹脂層44を塗布した後、銅箔をラミネートし、エッチングにより外部電極パッド39を形成する。次にポリイミド、エポキシなどの絶縁層37を形成し、感光性樹脂やドライエッチ法によりビアホールを形成した後に、スパッタ、メッキなどにより配線層36を形成する。これを繰り返すことにより多層の積層配線層34を形成する。コアフレーム43に寸法安定性の良い金属材料を選べば、精度の良い積層配線層34が得られる。また、樹脂層44と

(11)

特開平8-167629

19

外部電極パッド39の間及び樹脂層44と絶縁層37の間の接着強度は、コアフレーム43と樹脂層44の間の密着強度より弱くなるように、ラミネートする銅箔の表面粗度や樹脂層44の硬化度などにより調整する。

【0099】次の工程としてコアフレーム43付き積層配線層34上に半導体素子31を搭載する。本実施例ではフリップチップ方式により搭載している。半導体素子31の突起電極32は金バンプに半田コートしたものか半田ボールなどである。突起電極32を内部電極パッド33上に位置合わせし加熱溶融して接合する。その際ソルダレジスト42は半田が不要な部分に濡れ広がらないように半田ダムの役目をする。半導体素子31に突起電極32を設ける代わりに予め内部電極パッド35上に半田ボールを設けておいても良い。また、コアフレーム43の材料として半導体素子31と熱膨張率が近い材料を選べば、突起電極接合の信頼性を高くできる。

【0100】次の工程として、半導体素子31をモールド樹脂41により封止し半導体素子31を保護すると共に、モールド樹脂41の外形を所定の形状に成形しパッケージ自体に剛性を付与する。モールド方法としては、金型により外形がきっちり形成できるトランスファーモールドが適している。

【0101】次の工程として、積層配線層34とコアフレーム43とを引き剥がす。剥離後の状態を図21

(b)に示す。この剥離工程では、その前のコアフレーム43上に積層配線層34を形成する工程において樹脂層44と積層配線層34の界面の密着性を低くしているので、両者の分離は容易に行えるようになっている。

【0102】次の工程として図21(c)に示すように、パッケージが規定のサイズになるよう積層配線層34を切断する。切断方法は、金型、ダイシングなどによる。最後の工程として図21(d)に示すように、外部電極パッド39に半田ボール40を付ける。この工程は外形切断の工程の前に行っても良い。本実施例では、一個の半導体装置を製造する例を説明したが、短冊状またはリール状のコアフレーム上に、複数の半導体装置を連続して製造しても良い。また、本実施例は、半導体素子31の実装にフリップチップ方式を用いているが、ワイヤーボンド方式やTAB方式などを用いるようにしても良い。

【0103】実施例18。次にこの発明の実施例18を図について説明する。図22(a)(b)(c)(d)は本実施例による半導体装置の製造工程を示す断面図である。図において、31は半導体素子、32は半導体素子31の突起電極、34は積層配線層、35は積層配線層34の表面にある内部電極パッドであり、突起電極32と接続されている。36は積層配線層34の内部の配線、37は積層配線層34の絶縁層、39は外部電極パッド、40は外部電極パッド39に取り付けられた半田ボール、42は内部電極パッド35が露出するように表

20

層の配線を覆うソルダレジスト、43はCu、SUSなどからなるコアフレーム、44は積層配線層34とコアフレーム43とを仮接着しておく樹脂層、45はパッケージ本体に機械的強度を付加する枠フレーム、46は枠フレーム45を積層配線層34に接着する接着材、47は半導体素子31を封止し保護するモールド樹脂である。

【0104】次に、この実施例の動作について説明する。まず図22(a)においてコアフレーム43上に積層配線層34を形成する工程について説明する。コアフレーム43上に熱可塑性または熱硬化性の樹脂層44を塗布した後、銅箔をラミネートし、エッチングにより外部電極パッド39を形成する。次にポリイミド、エポキシなどの絶縁層37を形成し、感光性樹脂やドライエッチ法によりビアホールを形成した後に、蒸着、スパッタ、メッキなどによりCu、Alなどの配線層36を形成する。これを繰り返すことにより多層の積層配線層34を形成する。樹脂層44と外部電極パッド39の間及び樹脂層44と絶縁層37の間の接着強度は、コアフレーム43と樹脂層44の密着強度より弱くなるように、ラミネートする銅箔の表面粗度や樹脂層44の硬化度などにより調整しておく。

【0105】次の工程として、コアフレーム43付き積層配線層34上に、半導体素子31を搭載する。本実施例ではフリップチップ方式より搭載している。また、コアフレーム43の材料としては、半導体素子31と熱膨張率が近い材料を選べば突起電極接合の信頼性を高くできる。半導体素子31の突起電極32は金バンプに半田コートしたものか半田ボールなどである。突起電極32を内部電極パッド35上に位置合わせし加熱溶融して接合する。この際ソルダレジスト42は半田が不要な部分に濡れ広がらないように半田ダムの役目をする。なお半導体素子31に突起電極32を設ける代わりに予め内部電極パッド35上に半田ボールを設けておいても良い。

【0106】次の工程として、半導体素子31を囲むような形状のフレーム45を接着材46により積層配線層34に接着する。枠フレーム45の材質は、銅やガラエポ基板など熱膨張率が本パッケージが搭載される実装基板の熱膨張率に近いものを選べば実装信頼性も良くなる。次の工程として、半導体素子31をモールド樹脂41により封止し半導体素子31を保護する。モールド方法としては、ポッティングモールドでもトランスファーモールドでも良い。

【0107】次の工程として、積層配線層34とコアフレーム43とを引き剥がす。剥離後の状態を図22

(b)に示す。この剥離工程では、その前のコアフレーム43上に積層配線層34を形成する工程において樹脂層44と積層配線層34の界面の密着性を低くしてあるので、容易に剥離することが可能である。

【0108】次の工程として図22(c)に示すよう

21

に、パッケージが規定のサイズになるよう積層配線層34を切断する。切断方法は、金型、ダイシングなどによる。最後の工程として、図22(d)に示すように、外部電極パッド39に半田ボール40を付ける。この工程は外形切断の工程の前に行っても良い。

【0109】本実施例では一個の半導体装置を製造する例を説明したが、短冊状またはリール状のコアフレーム上に複数の半導体装置を連続して製造するようにしても良い。また、本実施例では、半導体素子の実装にフリップチップ方式を用いるが、ワイヤーボンド方式やTAB方式などを用いても良い。また本実施例で使用する枠フレーム45は、本実施例のような多層の積層配線層ではなく実施例1のようなリードパターン7を有する半導体装置の製造方法にも適用できることはもちろんである。

【0110】実施例19. 次に以下この発明の実施例19を説明する。図23は本実施例のパッケージ製造方法に用いるコアフレーム付き積層配線層の断面図である。図23において、34、35、36、37、39、42、43は、実施例12から18までと同様のものである。本実施例では、樹脂層44の中に引き出し配線48を設け、外部電極パッド39とテスト用電極49とを電気的に結んでいる。

【0111】次に本実施例の動作を説明する。外部電極パッド39とテスト用電極49を電気的に結ぶことにより「内部電極パッド35から外部電極パッド39までの配線が正常であるか」を内部電極パッド35とテスト用電極49との間をチェックすることにより知ることができる。これにより半導体素子を搭載する前に積層配線層34の良否を知り得るので、不良の基板に良品の半導体素子を搭載してしまう無駄が防止できる。また半導体素子を搭載した後はテスト用電極49を通じて半導体素子の良否及び接続の良否を知ることが出来るので、良品への置き換えが出来る。この例では、引き出し配線48の層と外部電極パッド39の層とを別にしているのので、電極数の多いパッケージでも引き出し配線の妨げにならない。

【0112】実施例20. 次にこの発明の実施例20を説明する。図24では本実施例のパッケージ製造方法に用いるコアフレーム付き積層配線層の断面図である。図において、34、36、36、37、39、42は、実施例12から19までと同様のものである。本実施例では外部電極パッド39の直下に対応する箇所のコアフレーム43及び樹脂層44に、コンタクト用穴50を設けている。

【0113】次に本実施例の動作について説明する。外部電極パッド39にテストプローブを当てることができるよう、外部電極パッド39の直下に対応する箇所のコアフレーム43及び樹脂層44にコンタクト用穴50を設けている。したがって、本実施例では、「内部電極パッド35から外部電極39までの配線が正常であるか」

(12)

特開平8-167629

22

を、内部電極パッド35と外部電極パッド39とにテストプローブを当ててチェックすることにより、知ることができる。

【0114】したがって、本実施例では、半導体素子を搭載するまえに積層配線層34の良否を知ることが出来るので、不良の基板に良品の半導体素子を搭載してしまうという無駄が防止できる。また半導体素子を搭載したあとは外部電極パッド39を通じて半導体素子の良否及び接続の良否を知ることが出来るので、良品への置き換えが出来る。また本実施例では引き出し配線を使わず外部電極パッド39に直接コンタクトできるので、外部電極パッド39からテスト用電極の間の引き出し配線の不良を含むことがなく、より正確なテストが可能になる。なお本実施例のコンタクト用穴の構成は、本実施例のような多層の積層配線層ではなく実施例1のようなリードパターン7を有する半導体装置にも適用できることはもちろんである。

【0115】実施例21. 次にこの発明の実施例21を説明する。図25は本実施例のパッケージ製造方法に用いるコアフレーム付き積層配線層の断面図である。図25において、34、35、36、37、39、42は、実施例12から20までと同様のものである。本実施例では、引き出し配線48をパッケージの外周部に引き出し、テスト用電極49に接続している。そして、テスト用電極49の直下に対応する箇所のコアフレーム43及び樹脂層44に、コンタクト用穴50を設けている。このコンタクト用穴50を使用して、内部電極パッド35とテスト用電極49とにテストプローブを当ててチェックすることにより、内部電極パッド35と外部電極パッド39までの配線が正常かどうかをテストすることができる。

【0116】よって、本実施例では、半導体素子を搭載する前に積層配線層の良否を知ることが出来るので、不良の基板に良品の半導体素子を搭載してしまうという無駄が防止できる。また半導体素子を搭載したあとはテスト用電極49を通じて半導体素子の良否および接続の良否を知ることが出来るので、良品への置き換えが出来る。実施例20では外部電極パッド39が露出しているため、製造工程中の熱履歴により酸化し易く、半田ボールの取り付け時に半田の濡れが悪くなるためこれを防ぐために金メッキを施す必要があるが、本実施例では、半田ボールを付ける工程までは外気に触れないので特にメッキの必要はない。なお本実施例のコンタクト用穴の構成は、本実施例のような多層の積層配線層ではなく実施例1のようなリードパターン7を有する半導体装置にも適用できることはもちろんである。

【0117】

【発明の効果】本発明による半導体装置では、封止樹脂の下面にリードパターンを転写しているのので、コア基板が不要になり、半導体装置全体の薄型化が実現できると

23

共に、貫通スルーホールがないためにリークの問題がなくなり信頼性が向上されるようになる。またリードパターンの下面に複数の外部電極と形成しているので、多ピン化が可能になる。

【0118】また本発明による半導体装置では、封止樹脂の下面に積層配線層を転写しているので、コア基板が不要になり、半導体装置全体の薄型化が実現できると共に、貫通スルーホールがないためにリークの問題がなくなり信頼性が向上されるようになる。また積層配線層の下面に複数の外部電極と形成しているので、多ピン化が可能になる。

【0119】また本発明による半導体装置では、封止樹脂の下面に固定されたリードフレームをそのままリードパターンとして利用しているので、製造方法が容易になり低コスト化が可能になると共に、半導体装置の薄型化と信頼性の向上が可能になる。

【0120】また本発明の半導体装置の製造方法では、転写用基板上にリードパターンを形成し、この転写用基板の上側を半導体基板を含めて樹脂封止し、転写用基板を除去するようにしているので、前記封止樹脂の下面にリードパターンが形成され、このリードパターンの下面に外部電極を多数形成することができるようになる。したがって、多ピン化を可能にしながら、半導体装置の薄型化と信頼性向上を図ることができるようになる。

【0121】また本発明の半導体装置の製造方法では、転写用基板上に積層配線層を形成し、この転写用基板の上側を半導体基板を含めて樹脂封止し、転写用基板を除去するようにしているので、前記封止樹脂の下面に積層配線層が形成され、この積層配線層の下面に外部電極を多数形成することができるようになる。したがって、多ピン化を可能にしながら、半導体装置の薄型化と信頼性向上を図ることができるようになる。

【0122】また本発明による半導体装置の製造方法では、半導体チップを覆うようにリードフレームの上側を樹脂で封止し、このリードフレームの下面に複数の外部電極を形成するようにしているので、半導体装置の製造方法を従来と大きく変更することなく低コストで、薄型で高信頼性の半導体装置を製造することができるようになる。

【0123】また本発明の半導体装置の製造方法では、前記転写用基板の熱硬化性樹脂層の上に前記リードパターンを形成しているので、リードパターンの転写性が向上されるようになる。

【0124】また本発明の半導体装置の製造方法では、前記熱硬化性樹脂層とフレーム基板との間に熱可塑性樹脂層を介在させているので、熱硬化性樹脂層とフレーム基板が剥離してしまうことがなくなり、リードパターンの転写性がより向上されるようになる。

【0125】また本発明の半導体装置においては、前記半導体基板と前記リードフレームから成るリードパター

(13)

特開平8-167629

24

ンとを接続するための接合層を、前記半導体基板と前記リードパターンとの間に形成することにより、ワイヤーボン드가不可能な場合でも、リードフレームをリードパターンとして使用できるようになる。

【0126】また本発明の半導体装置においては、前記封止樹脂とリードパターンの下面を樹脂でコーティングするようにすることにより、外部電極の位置を制御できると共に外部電極の半田流れを防ぐことができ、またこの樹脂コーティングによりリードパターンが保護されるようになる。

【0127】また本発明の半導体装置においては、前記封止樹脂とリードパターンの下面を封止樹脂で覆うことにより、外部電極の位置を制御できると共に外部電極の半田流れを防ぐことができ、またこの封止樹脂によりリードパターンが保護されるようになる。

【0128】また本発明の半導体装置においては、前記半導体基板の裏面を封止樹脂から露出することにより、半導体装置の放熱性が向上させられるようになる。

【0129】また本発明の半導体装置においては、前記の露出された半導体基板の裏面に放熱フィン又は放熱板を備えることにより、半導体装置の放熱性が向上させられるようになる。

【0130】また本発明の半導体装置においては、前記リードパターンを封止樹脂の外部まで引き伸ばしてテストパッドを形成することにより、樹脂封止前のテスト・パターンが可能になる。

【0131】また本発明の半導体装置においては、前記封止樹脂の内部に、複数の半導体基板又は電子部品を埋設させるようにすることにより、半導体装置のより一層の高密度実装が可能になる。

【0132】また本発明の半導体装置においては、前記リードパターン上の、リードパターンと外部電極又は半導体基板との接続のための接合層が形成された接合領域以外の領域に、絶縁材料から成る保護膜を形成するようにすることにより、接合層の半田流れを防止すると共に接合層の形状や高さを制御することができるようになる。

【0133】また本発明の半導体装置においては、前記リードパターンの、リードパターンと外部電極又は半導体基板との接続のための接合層が形成された接合領域の上に、めっき層を形成するようにすることにより、接合層の拡散を防止すると共に接合層の形状や高さを制御することができるようになる。

【0134】また本発明の半導体装置においては、前記半導体基板上に、ボンディングパッドと外部電極又はリードパターンとを電気的に接続するための下地金属層を形成することにより、ボンディングパッドのサイズを小さくすることができるようになり、半導体装置のより一層の小型化が可能になる。

【0135】また本発明の半導体装置において、前記リ

25

ードパターン上に、パッケージに剛性を持たせるための枠フレームを接着させることにより、パッケージの剛性を高められるようになる。また、枠フレームを、パッケージが搭載される実装基板の熱膨張率に近い熱膨張率の材質で構成することにより、実装信頼性を高められるようになる。

【0136】また本発明の半導体装置において、前記多層の積層配線層上に、パッケージに剛性を持たせるための枠フレームを接着させることにより、パッケージの剛性を高められるようになる。また、枠フレームを、パッケージが搭載される実装基板の熱膨張率に近い熱膨張率の材質で構成することにより、実装信頼性を高められるようになる。

【0137】また本発明の半導体装置の製造方法においては、リードパターンと半導体基板を接合した後に、前記半導体基板を囲むように枠フレームを前記リードパターン上に接着するようにしているので、この枠フレームによりパッケージの剛性が高められるようになる。また、枠フレームを、パッケージが搭載される実装基板の熱膨張率に近い熱膨張率の材質で構成することにより、実装信頼性を高められるようになる。

【0138】また本発明の半導体装置の製造方法においては、積層配線層と半導体基板を接合した後に、前記半導体基板を囲むように枠フレームを前記積層配線層上に接着するようにしているので、この枠フレームによりパッケージの剛性が高められるようになる。また、枠フレームを、パッケージが搭載される実装基板の熱膨張率に近い熱膨張率の材質で構成することにより、実装信頼性を高められるようになる。

【0139】さらに本発明の半導体装置の製造方法において、前記転写用基板の外部電極パッドの下に位置に、コンタクト用穴を形成することにより、外部電極パッドと外部電極パッドとの配線のテストが容易にできるようになる。

【0140】さらに本発明の半導体装置の製造方法においては、前記転写用基板の内部電極パッドと電気的に接続されたテスト用電極パッドの下に位置に、コンタクト用穴を形成することにより、テスト用電極パッドと内部電極パッドとの配線のテストが容易にできるようになる。

【図面の簡単な説明】

【図1】 実施例1の半導体装置の概略を示す斜視図である。

【図2】 実施例1の半導体装置の電気的接続部分の拡大断面図である。

【図3】 実施例1の半導体装置の製造方法を示す断面図である。

【図4】 実施例1で用いる転写用基板の断面図である。

【図5】 実施例2の半導体装置の断面図である。

(14)

特開平8-167629

26

【図6】 実施例2の半導体装置の下面から見た平面図である。

【図7】 実施例2の一応用例を示す実施例3の半導体装置の断面図である。

【図8】 実施例1～3の一応用例である実施例4の半導体装置の断面図である。

【図9】 実施例1～3の一応用例である実施例5の半導体装置の断面図である。

【図10】 実施例1と3の一応用例である実施例6の半導体装置の断面図である。

【図11】 実施例1～3の一応用例である実施例7の転写用基板除去前の半導体装置の断面図である。

【図12】 実施例1～3の一応用例である実施例8の半導体装置の断面図である。

【図13】 実施例1～3の一応用例である実施例9の接合層近傍の断面拡大図である。

【図14】 実施例1～3の一応用例である実施例10の接合層近傍の断面図拡大図である。

【図15】 実施例1～3の一応用例である実施例11のボンディングパッド近傍の断面拡大図である。

【図16】 この発明の実施例12の半導体装置を示す断面図である。

【図17】 この発明の実施例13の半導体装置を示す断面図である。

【図18】 この発明の実施例14の半導体装置を示す断面図である。

【図19】 この発明の実施例15の半導体装置を示す断面図である。

【図20】 この発明の実施例16の半導体装置を示す断面図である。

【図21】 この発明の実施例17の半導体装置の製造方法を示す断面図である。

【図22】 この発明の実施例18の半導体装置の製造方法を示す断面図である。

【図23】 この発明の実施例19の半導体装置の製造に用いるフレーム材料を示す断面図である。

【図24】 この発明の実施例20の半導体装置の製造に用いるフレーム材料を示す断面図である。

【図25】 この発明の実施例21の半導体装置の製造に用いるフレーム材料を示す断面図である。

【図26】 (a)は従来の半導体装置を示す斜視図、(b)はその部分断面図である。

【図27】 従来の半導体装置の製造工程を示す図である。

【図28】 従来の半導体装置を示す断面図である。

【図29】 従来の半導体装置を示す断面図である。

【図30】 従来の半導体装置を示す断面図である。

【符号の説明】

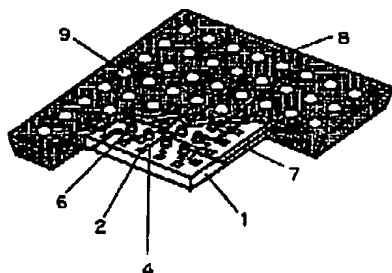
1 半導体基板

2 ボンディングパッド

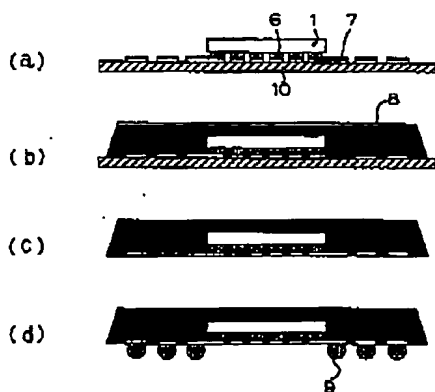
27

- 3 絶縁層
- 4 下地金属層
- 5 保護膜
- 6 接合層
- 7, 7b リードパターン
- 7a リードフレームのダイパッド部
- 7c ダイパッド吊りリード
- 7d テストパッド
- 8, 8a, 8b, 41 封止樹脂
- 9 外部電極
- 10 転写用基板
- 16 金属基板
- 17 熱可塑性樹脂層
- 18 熱硬化性樹脂層
- 19 金属細線
- 20 樹脂コート
- 21, 37 絶縁層

【図1】



【図3】



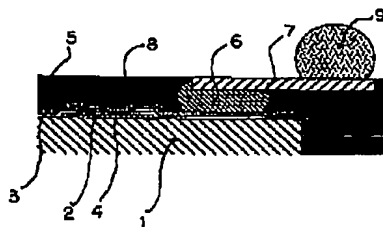
(15)

- 22 めっき層
- 31 半導体素子
- 32 突起電極
- 34 積層配線層
- 35 内部電極パッド
- 36 配線
- 39 外部電極パッド
- 40 半田ボール
- 42 ソルダレジスト
- 10 43 コアフレーム
- 44 樹脂層
- 45 枠フレーム
- 49 テスト用電極
- 50 コンタクト用穴
- 51 放熱板
- 53 チップ部品

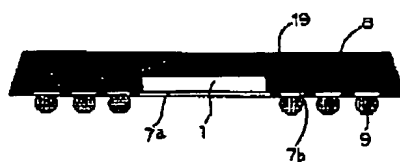
28

特開平8-167629

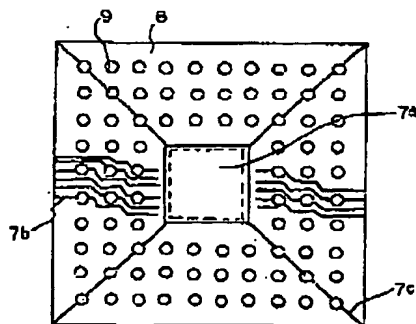
【図2】



【図5】



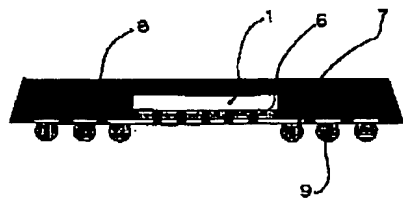
【図6】



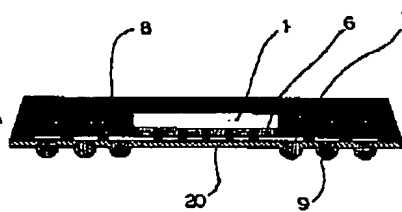
(16)

特開平 8-167629

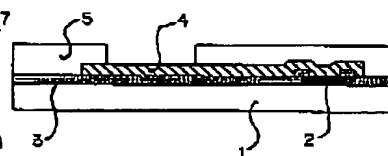
【図 7】



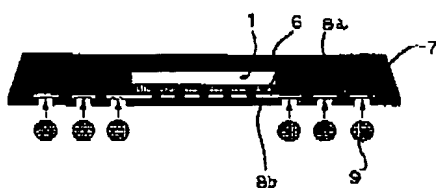
【図 8】



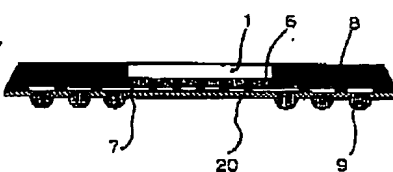
【図 15】



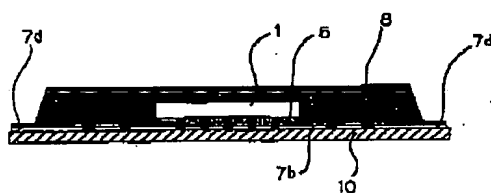
【図 9】



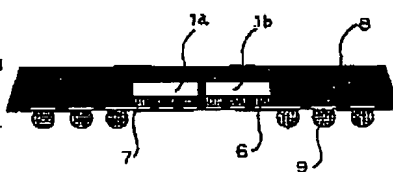
【図 10】



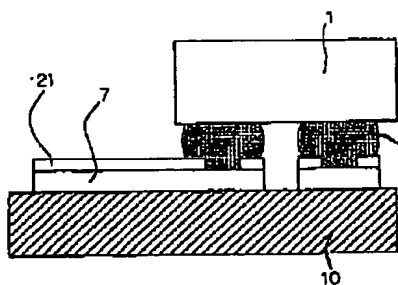
【図 11】



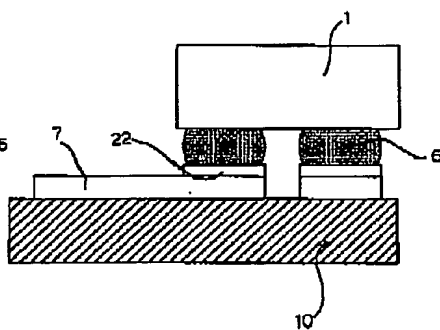
【図 12】



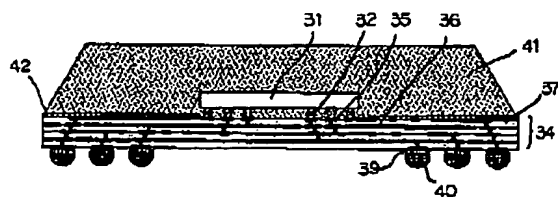
【図 13】



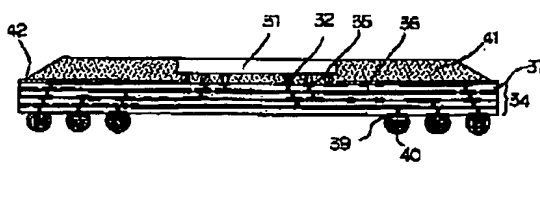
【図 14】



【図 16】



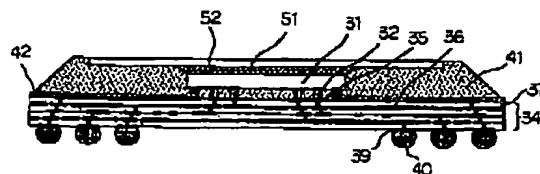
【図 17】



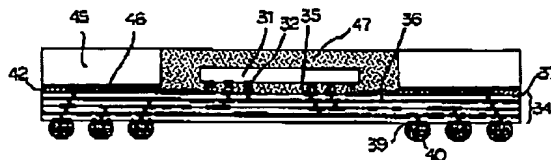
(17)

特開平8-167629

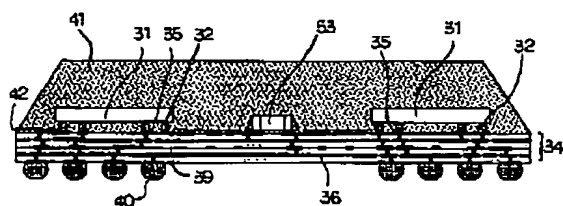
【図18】



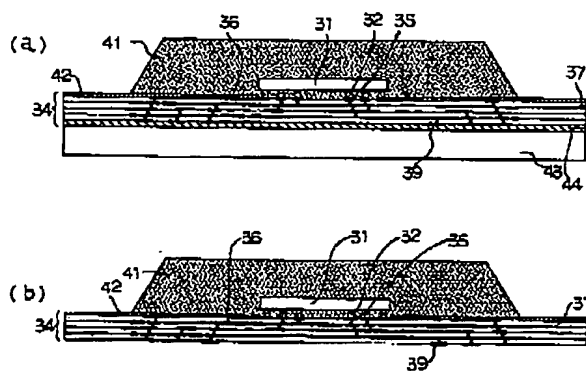
【図19】



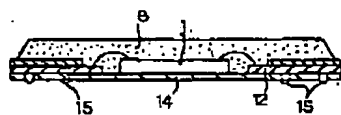
【図20】



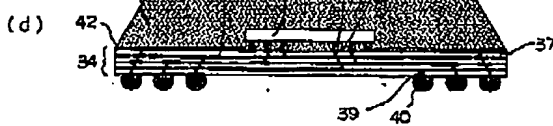
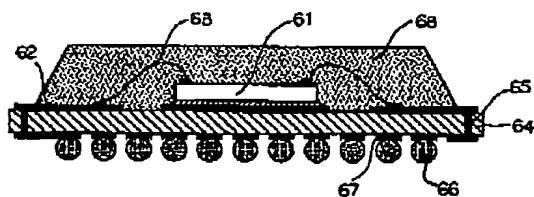
【図21】



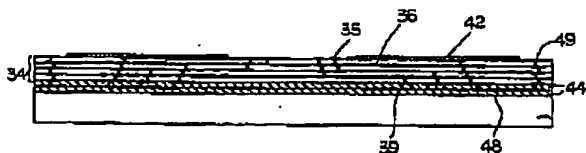
【図28】



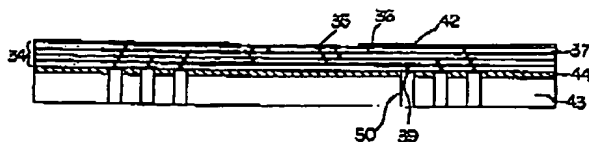
【図30】



【図23】



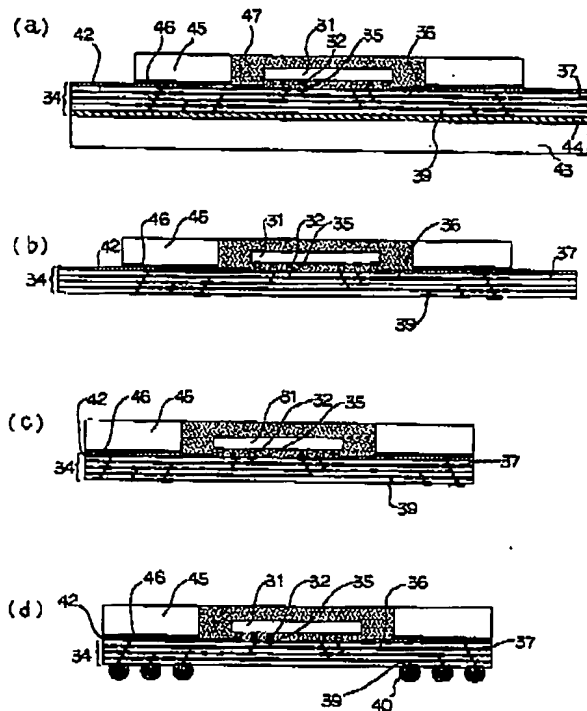
【図24】



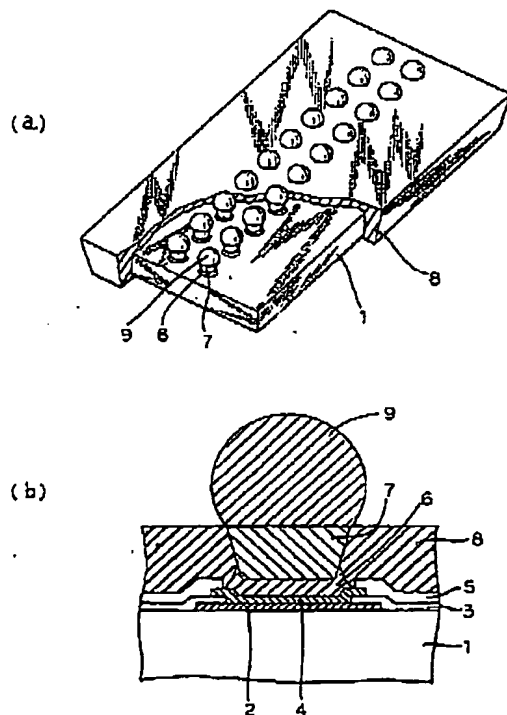
(18)

特開平 8-167629

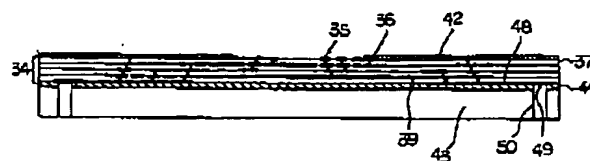
【図 22】



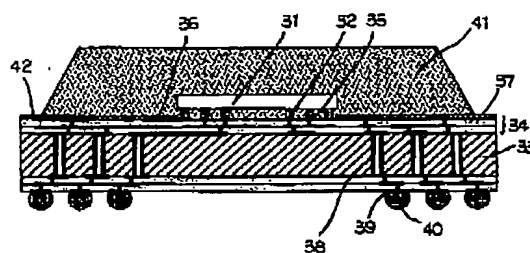
【図 26】



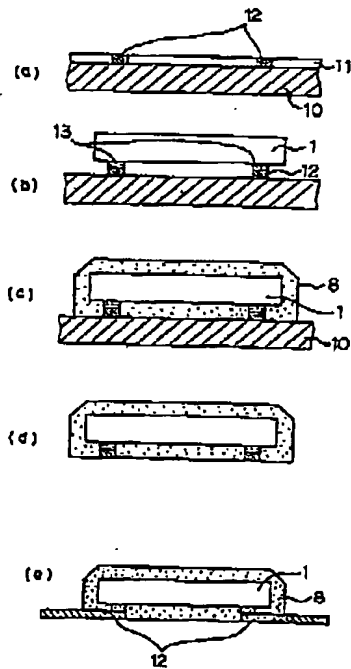
【図 25】



【図 29】



【図 27】



(19)

特開平8-167629

フロントページの続き

(51)Int. Cl.⁶

識別記号

序内整理番号

F I

技術表示箇所

H O 1 L 23/14